

TMI8721-Q1 汽车类单通道智能栅极驱动器

产品特征

- 符合面向汽车应用的 AEC-Q100 标准:
 - 温度等级 1: -40°C 至 $+125^{\circ}\text{C}$, T_A
- 5.5V 至 38V 工作电压范围
- 单通道 H 桥栅极驱动器
 - 驱动 4 个外部 N-MOSFET
 - 支持 100% PWM
- 三种控制模式可选
 - PWM
 - PH/EN
 - 独立半桥
- 栅极驱动能力
 - 峰值驱动 source 电流: 10mA 到 220mA
 - 峰值驱动 sink 电流: 20mA 到 440mA
- 集成电流采样调节
 - 采样增益可调: 10,20,40,80 V/V
- 支持 1.8V, 3.3V, 5V 逻辑输入
- 超低功耗睡眠模式
- 保护特性
 - VM 欠压锁定(UVLO)
 - 电荷泵欠压保护(CPUV)
 - VDS 过流保护(OCP)
 - VGS 栅极故障保护(GDF)
 - 看门狗定时器
 - 故障指示引脚(nFAULT)
 - 热关断(TSD)
- 封装尺寸
 - QFN5x5-32

应用

- 汽车有刷直流电机
- 座椅模块
- 电动升降窗
- 电动天窗

产品概述

TMI8721-Q1 是一款集成的单通道 H 桥栅极驱动器,使用四个外部 N-MOSFET 驱动有刷直流电机。

TMI8721-Q1 输入控制模式提供 PWM、PH/EN 和独立半桥。独立板桥模式能够同时控制多个直流电机。集成的电荷泵支持 100% 占空比。内部传感放大器提供可调的电流控制, 内置相应的电路, 可实现关断时间固定的 PWM 电流斩波来调节电机绕组电流。

TMI8721-Q1 提供一系列保护功能, 包括 VM 欠压保护, 电荷泵欠压保护, 用于外部 MOSFET 的 VDS 过流保护和 VGS 栅极故障保护, 以及内部热关断等。

封装形式是 QFN 5mmx5 mm, 外露焊盘可增强散热。符合 ROHS 规范, 引脚框架 100%无铅。

典型应用电路

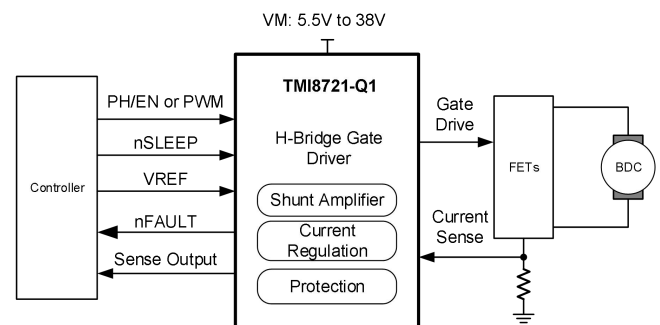


图 1. 典型应用电路图

绝对最大额定值⁽¹⁾

Parameter		Min	Max	Unit
驱动电源电压(VM、VDRAIN)	VM	-0.3	40	V
漏极引脚电压(VDRAIN)	VDRAIN	-0.3	40	V
电荷泵电压(VCP)	V _{VCP}	-0.3	52	V
内置数字稳压器电压(DVDD)	V _{DVDD}	-0.3	5.75	V
内置模拟稳压器电压(AVDD)	V _{AVDD}	-0.3	3.8	V
逻辑输入电压 (IN1, IN2, nSLEEP, nFAULT, VREF, MODE, nSCS, SCLK, SDI, SDO, nWDFLT)	V _{IN}	-0.3	5.75	V
高侧栅极驱动引脚电压 (GHx)	V _{GHx}	-0.3	52	V
低侧栅极驱动引脚电压 (GLx)	V _{GLx}	-0.3	12	V
高侧源极电压(OUTx)	V _{OUTx}	-1.2	40	V
放大器输入引脚电压(SP, SL2, SN)	V _{SP} , V _{SL2}	-0.5	1.2	V
	V _{SN}	-0.3	0.3	V
放大器输出引脚电压(SO)	V _{SO}	-0.3	5.75	V
放大器输出引脚电流(SO)	I _{SO}	0	5	mA
工作环境温度	T _A	-40	125	°C
结温温度 ⁽²⁾	T _J	-40	150	°C
存储温度	T _{stg}	-60	150	°C

(1)绝对最大额定值是设备寿命可能受损的那些值。超出绝对最大额定值的范围可能对设备造成永久性损坏。长期工作在绝对最大额定值的条件下可能影响芯片的可靠性。

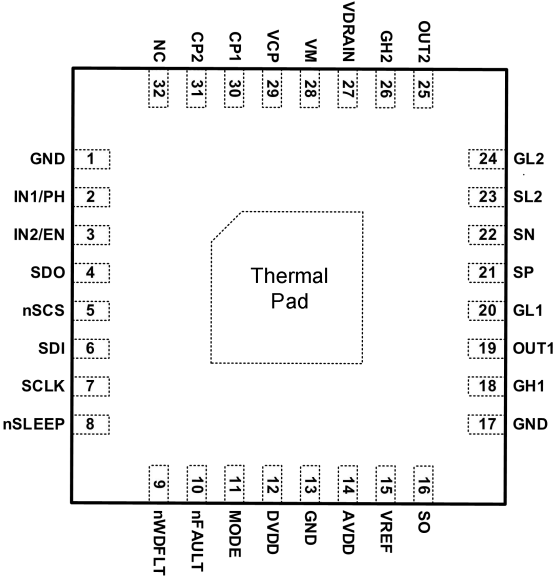
(2)T_J由环境温度 T_A和功耗 P_D根据以下公式计算得出： $T_J = T_A + P_D \times \theta_{JA}$ 。任何环境温度下的最大允许连续功耗由 $P_{D(MAX)} = (T_{J(MAX)} - T_A) / \theta_{JA}$ 计算得出。

ESD 等级

参数	描述	值	单位
V _{ESD}	人体放电模型 HBM, AEC Q100-002 ⁽¹⁾	±2000	V
	带电器件模型 CDM, AEC Q100-011	±750	V

(1)AEC Q100-002 表明 HBM 应力应符合 ANSI/ESDA/JEDEC JS-001 规范。

封装引脚定义



QFN5x5-32

订单信息

产品型号	封装形式	丝印	包装数量
TMI8721-Q1	QFN5x5-32	TMI8721-Q1 XXXXXX	5000/盘

TMI8721-Q1 产品满足无铅要求和 RoHS 标准。

引脚功能

引脚序号	引脚名称	输入/输出	描述
1、13、17	GND	-	系统地。
2	IN1/PH	输入	输入控制引脚。此引脚逻辑取决于 MODE 引脚。内部下拉电阻。
3	IN2/EN	输入	
4	SDO	输出	SPI - 串行数据输出。在 SCLK 的上升沿更新数据。需外部上拉电阻。
5	nSCS	输入	SPI - 芯片选择。此引脚上的低电平有效信号支持串行接口通信。
6	SDI	输入	SPI - 串行数据输入。在 SCLK 的下降沿捕捉数据。
7	SCLK	输入	SPI - 串行时钟输入。
8	nSLEEP	输入	使能引脚。逻辑低使设备进入睡眠模式。
9	nWDFLT	开漏	看门狗故障指示引脚。检测到看门狗故障时，该引脚被拉低。需外部上拉电阻。
10	nFAULT	开漏	故障指示引脚。检测到故障时，该引脚被拉低。需外部上拉电阻。
11	MODE	输入	模式控制引脚。该引脚在上电或退出睡眠模式时锁定。内部上拉和下拉电阻。
12	DVDD	输出	数字稳压器。3.3V 逻辑电源的稳压器。该引脚到 GND 连接一个 6.3V, 1μF 的陶瓷电容。
14	AVDD	输出	模拟稳压器。5V 模拟电源的稳压器。该引脚到 GND 连接一个 6.3V, 1μF 的陶瓷电容。
15	VREF	输入	参考输入电压。
16	SO	输出	电流采样放大器输出。
18	GH1	输出	高侧栅极驱动输出。连接到高侧 MOS 的栅极。
19	OUT1	输出	高侧源极。连接到高侧 MOS 的源极。
20	GL1	输出	低侧栅极驱动输出。连接到低侧 MOS 的栅极。
21	SP	输入	放大器正极输入。连接到采样电阻的一端。
22	SN	输入	放大器负极输入。连接到采样电阻的一端。
23	SL2	-	低侧源极。连接到低侧 MOS 的源极。
24	GL2	输出	低侧栅极驱动输出。连接到低侧 MOS 的栅极。
25	OUT2	输出	高侧源极。连接到高侧 MOS 的源极。
26	GH2	输出	高侧栅极驱动输出。连接到高侧 MOS 的栅极。
27	VDRAIN	输入	高侧漏极连接。两个半桥通用。
28	VM	输入	电源输入。该引脚到 GND 连接一个 0.1μF 陶瓷电容和一个至少 22μF 的电容器。
29	VCP	输入/输出	电荷泵输出。该引脚到 VM 之间连接一个 1μF 陶瓷电容。
30	CP1	输入/输出	电荷泵开关节点。在 CP1 和 CP2 之间连接一个 0.1μF 陶瓷电容。
31	CP2	输入/输出	
32	NC	-	没有连接。

推荐工作条件

参数	符号	最小	最大	单位
工作电压范围	VM	5.5	38	V
逻辑输入电压	V _{IN}	0	5.5	V
参考输入电压	VREF	0.3 ⁽¹⁾	3.6	V
逻辑工作频率范围(IN1/IN2)	f(PWM)		100	kHz
AVDD 拉载能力	I _{AVDD}	0	30 ⁽²⁾	mA
DVDD 拉载能力	I _{DVDD}	0	30 ⁽²⁾	mA
工作环境温度	T _A	-40	125	°C

(1) 在 VREF = 0 至约 0.3V 工作时，精度会降低；

(2) 遵守功耗和热耗散限制；

热性能参数

热指标		TMI8721-Q1	单位
		QFN5x5-32	
		32 PINS	
R _{θJ}	结对环境热阻	33.5	°C/W
R _{θJC(top)}	结对外壳(顶部)热阻	20.1	°C/W
R _{θJB}	结对板热阻	7.0	°C/W
Ψ _{JT}	结顶表征参数	0.35	°C/W
Ψ _{JB}	连接到板表征参数	7.0	°C/W
R _{θJC(bot)}	结对壳(底部)热阻	1.95	°C/W

电特性参数

如无特殊规定, $T_A = 25^{\circ}\text{C}$ 。

参数	符号	条件	最小	典型	最大	单位
电源参数(VM, DVDD, AVDD, VCP)						
VM 工作电压	V _{VM}	驱动模块工作	5.5		38	V
		数字模块工作	4.5		38	
VM 工作电流	I _{VM}	VM = 13.5V, nSLEEP=1	3	5	7	mA
VM 睡眠电流	I _{VMSLEEP}	VM = 13.5V, nSLEEP=0, T _A =25°C			2	μA
		VM = 13.5V, nSLEEP=0, T _A =125°C			10	
内部数字稳压器电压	V _{DVDD}	2mA load	3	3.3	3.5	V
		30mA load, VM = 13.5 V	2.9	3.2	3.5	
内部模拟稳压器电压	V _{AVDD}	2mA load	4.7	5	5.3	V
		30mA load, VM = 13.5 V	4.6	5	5.3	
电荷泵（VCP, CP2, CP1）						
VCP 电压	V _{VCP}	V _{VM} = 13.5 V; I _{VCP} = 0 to 12 mA	22.5	23.5	24.5	V
		V _{VM} = 8 V; I _{VCP} = 0 to 10 mA	13.7	14	14.8	
		V _{VM} = 5.5 V; I _{VCP} = 0 to 8 mA	8.9	9.1	9.5	
VCP 拉载能力	I _{VCP}	V _{VM} > 13.5 V	12			mA
		8 V < V _{VM} < 13.5 V	10			
		5.5 V < V _{VM} < 8 V	8			
电荷泵频率	f _{s(VCP)}			90		kHz
睡眠时间	t _{sleep}	nSLEEP = 0 V to 睡眠模式			100	μs
唤醒时间	t _{wake}	nSLEEP = 5 V to 工作模式			1	ms
逻辑输入参数(IN1/PH, IN2/EN, nSLEEP, MODE, nSCS, SCLK, SDI)						
输入低电平	V _{IL}		0		0.8	V
输入高电平	V _{IH}		1.5		5	V
输入迟滞	V _{HYS}		100			mV
输入低电平电流	I _{IL}	VIN = 0 V	-5		5	μA
输入高电平电流	I _{IH}	VIN = 5 V			50	μA
下拉电阻	R _{PD}	IN1/PH, IN2/EN, nSLEEP, nSCS, SCLK, SDI		100		kΩ
		MODE		65		kΩ
上拉电阻	R _{PU}	MODE		48		kΩ
开漏输出参数 (nFAULT, nWDFLT, SDO)						
输出低电平电压	V _{OL}	I _O = 2 mA			0.5	V
输出高电平电流	I _{OD}	V _{OD} = 5V	-2		2	μA

电特性参数_(续)

如无特殊规定, $T_A = 25^{\circ}\text{C}$ 。

参数	符号	条件	最小	典型	最大	单位
栅极驱动参数(GH1, GH2, GL1, GL2)						
高侧 VGS 电压	V_{GSH}	$V_{\text{VM}} > 13.5 \text{ V};$ V_{GSH} with respect to OUTx		10.5		V
		$V_{\text{VM}} = 8 \text{ V};$ V_{GSH} with respect to OUTx		6.9		
		$V_{\text{VM}} = 5.5 \text{ V};$ V_{GSH} with respect to OUTx		4.3		V
低侧 VGS 电压	V_{GSL}	$V_{\text{VM}} > 10.5 \text{ V}$		10.5		V
		$V_{\text{VM}} < 10.5 \text{ V}$		V_{VM}		
高侧峰值驱动电流 (SOURCE)	$I_{\text{DRIVE}(\text{SRC_HS})}$	IDRIVE = 3'b000		10		mA
		IDRIVE = 3'b001		20		
		IDRIVE = 3'b010		50		
		IDRIVE = 3'b011		70		
		IDRIVE = 3'b100		100		
		IDRIVE = 3'b101		150		
		IDRIVE = 3'b110		200		
		IDRIVE = 3'b111		240		
高侧峰值驱动电流 (SINK)	$I_{\text{DRIVE}(\text{SRC_HS})}$	IDRIVE = 3'b000		20		mA
		IDRIVE = 3'b001		40		
		IDRIVE = 3'b010		95		
		IDRIVE = 3'b011		130		
		IDRIVE = 3'b100		180		
		IDRIVE = 3'b101		280		
		IDRIVE = 3'b110		380		
		IDRIVE = 3'b111		460		
低侧峰值驱动电流 (SOURCE)	$I_{\text{DRIVE}(\text{SRC_HS})}$	IDRIVE = 3'b000		10		mA
		IDRIVE = 3'b001		20		
		IDRIVE = 3'b010		45		
		IDRIVE = 3'b011		70		
		IDRIVE = 3'b100		90		
		IDRIVE = 3'b101		130		
		IDRIVE = 3'b110		180		
		IDRIVE = 3'b111		225		

电特性参数_(续)如无特殊规定, $T_A = 25^{\circ}\text{C}$ 。

参数	符号	条件	最小	典型	最大	单位
低侧峰值驱动电流 (SINK)	I _{DRIVE(SRC_HS)}	IDRIVE = 3'b000		20		mA
		IDRIVE = 3'b001		40		
		IDRIVE = 3'b010		95		
		IDRIVE = 3'b011		130		
		IDRIVE = 3'b100		180		
		IDRIVE = 3'b101		280		
		IDRIVE = 3'b110		350		
		IDRIVE = 3'b111		440		
保持电流	I _{HOLD}	Source current after t _{DRIVE}		10		mA
		Sink current after t _{DRIVE}		40		
强下拉电流	I _{STRONG}	GHx		750		mA
		GLx		1000		
栅极下拉电阻	R _{OFF}	Pulldown GHx to OUTx		150		kΩ
		Pulldown GLx to GND		150		
传播延迟	t _{pd}	IN1, IN2 to GHx or GLx		500		ns
输出死区时间	t _{DEAD}	TDEAD = 2'b00		120		ns
		TDEAD = 2'b01		240		
		TDEAD = 2'b10		480		
		TDEAD = 2'b11		960		
栅极驱动电流驱动时间	t _{DRIVE}			2.5		μs
栅极钳位电压(GHx)	V _{C(GS)}	正向钳位电压		16		V
		负向钳位电压		-0.7		
电流调节参数 (SP, SN, SO, VREF)						
VREF 输入电压	V _{VREF}		0.3		3.6	V
VREF 输入阻抗	R _{VREF}	VREF_SCL = 00 (100%)	1			MΩ
		VREF_SCL = 2'b01, 2'b10 or 2'b11		180		kΩ
采样增益	A _V	GAIN_CS = 00; 10 < V _{SP} < 450 mV; V _{SN} = GND	9.75	10	10.25	V/V
		GAIN_CS = 01; 10 < V _{SP} < 225 mV; V _{SN} = GND	19.5	20	20.5	
		GAIN_CS = 10; 10 < V _{SP} < 112 mV; V _{SN} = GND	39	40	41	
		GAIN_CS = 11; 10 < V _{SP} < 56 mV; V _{SN} = GND	78	80	82	V/V
输入电压偏置	V _{IO}	V _{SP} = V _{SN} = GND		5	10	mV
偏置温漂	V _{IO(DRIFT)}	V _{SP} = V _{SN} = GND		10		μV/°C

电特性参数_(续)

如无特殊规定, $T_A = 25^{\circ}\text{C}$ 。

参数	符号	条件	最小	典型	最大	单位
SP 输入电流	I_{SP}	$V_{SP} = 100\text{ mV}; V_{SN} = \text{GND}$		-20		μA
SO 输出电压	V_{SO}		$A_V \times V_{IO}$		4.5	V
采样建立时间 $\pm 1\%$	t_s	$V_{SP} = V_{SN} = \text{GND}$ to $V_{SP} = 240\text{ mV}$, $V_{SN} = \text{GND}$, $A_V = 10$; $C_{SO} = 200\text{ pF}$			0.5	μs
		$V_{SP} = V_{SN} = \text{GND}$ to $V_{SP} = 120\text{ mV}$, $V_{SN} = \text{GND}$, $A_V = 20$; $C_{SO} = 200\text{ pF}$			1	
		$V_{SP} = V_{SN} = \text{GND}$ to $V_{SP} = 60\text{ mV}$, $V_{SN} = \text{GND}$, $A_V = 40$; $C_{SO} = 200\text{ pF}$			2	
		$V_{SP} = V_{SN} = \text{GND}$ to $V_{SP} = 30\text{ mV}$, $V_{SN} = \text{GND}$, $A_V = 80$; $C_{SO} = 200\text{ pF}$			4	
固定关断时间	t_{off}	TOFF = 00		25		μs
		TOFF = 01		50		
		TOFF = 10		100		
		TOFF = 11		200		
消隐时间	t_{BLANK}			2		μs
保护功能						
VM 欠压阈值	V_{UVLO2}	VM falling		5.25		V
		VM rising		5.4		
VM 数字电路欠压阈值	V_{UVLO1}				4.5	V
VM 欠压迟滞	V_{UVLO_HYS}	Rising to falling threshold		150		mV
电荷泵欠压阈值	V_{CP_UVLO}	VCP falling		$V_{VM} + 2.8$		V
		VCP rising		$V_{VM} + 3.0$		
电荷泵欠压迟滞	V_{CPUV_HYS}	Rising to falling threshold		200		mV
VDS 阈值	$V_{DS(OCP)}$	VDS_LEVEL = 3'b000		0.06		V
		VDS_LEVEL = 3'b001		0.145		
		VDS_LEVEL = 3'b010		0.17		
		VDS_LEVEL = 3'b011		0.2		
		VDS_LEVEL = 3'b100		0.12		
		VDS_LEVEL = 3'b101		0.24		
		VDS_LEVEL = 3'b110		0.48		

电特性参数_(续)如无特殊规定, $T_A = 25^{\circ}\text{C}$ 。

参数	符号	条件	最小	典型	最大	单位
VDS 阈值	$V_{DS(OCP)}$	VDS_LEVEL = 3'b111		0.96		V
SP 过流保护阈值	$V_{SP(OCP)}$	V_{SP} with respect to GND	0.8	1	1.2	V
OCP 抗尖峰时间	t_{OCP}		4	4.5	5	μs
OCP 重启时间	t_{RETRY}		2.8	3	3.2	ms
看门狗定时器周期	t_{WD}	WD_DLY = 2'b00		10		ms
		WD_DLY = 2'b01		20		
		WD_DLY = 2'b10		50		
		WD_DLY = 2'b11		100		
看门狗重置时间	t_{RESET}			64		μs
过温关断温度	T_{SD}			160		$^{\circ}\text{C}$
过温关断迟滞	T_{HYS}			25		$^{\circ}\text{C}$

SPI 时序要求

符号	描述	最小	典型	最大	单位
t_{SCLK}	SCLK 最小周期	100			ns
t_{SCLKH}	CLK 最小高电平时间	50			ns
t_{SCLKL}	CLK 最小低电平时间	50			ns
t_{SU_SDI}	SDI 输入数据建立时间	20			ns
t_{HD_SDI}	SDI 输入数据保持时间	30			ns
t_{D_SDO}	SDO 输出延迟时间			30	ns
t_{SU_nSCS}	nSCS 建立时间	50			ns
t_{HD_nSCS}	nSCS 保持时间	50			ns
t_{HI_nSCS}	nSCS 拉低前最小高电平时间	400			ns
t_{DIS_nSCS}	关断延迟时间, nSCS 拉高到 SDO Hi-Z		10		ns

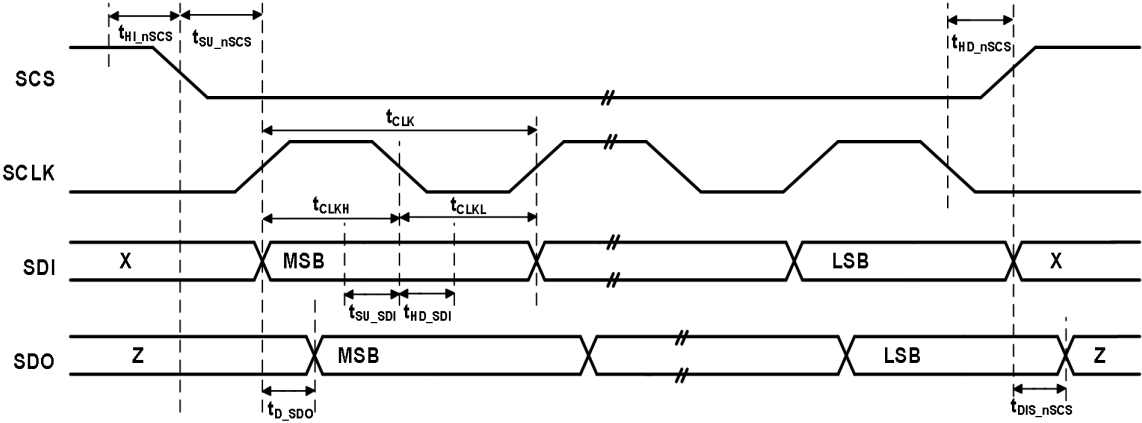


图 2 SPI 时序图

功能说明

概述

TMI8721-Q1 是 H 桥栅极驱动器，通过外部四个 N-MOSFET 驱动有刷直流电机；在独立半桥下工作时，可以同时驱动两个直流有刷电机。TMI8721-Q1 工作电源电压 5.5V 到 38V，可通过 nSLEEP 引脚进入低功耗模式，控制方式可配置：PWM，PH/EN 或独立半桥。

TMI8721-Q1 采用智能栅极驱动技术，结合保护功能和栅极驱动可配置性。栅极驱动电流可通过设备本身进行调整，以针对不同的 MOSFET 进行优化，无需外部电阻。当 VM 电压超过 13.5V 时，高侧和低侧栅极电压(VGS)均为 10.5V 左右。在较低的 VM 电压下，VGS 会降低。

TMI8721-Q1 内部集成电流斩波调节，可以有效限制浪涌或启动电流和运行电流。设备包含一个分流放大器，用于为系统控制器提供精确的电流测量，SO 引脚输出采样放大器的电压，采样放大器增益可调节。设备提供一系列保护功能，包括 VM 欠压保护，电荷泵欠压保护，用于外部 MOSFET 的 VDS 过流保护和 VGS 栅极故障保护，以及内部热关断等。

控制方式

TMI8721-Q1 使用可配置的输入接口进行控制，提供三种控制方式，以适应不同的控制方案。控制模式通过 MODE 引脚选择，如表 1 所示。MODE 引脚在 VM 上电或退出睡眠模式时锁存。

表 1 MODE 引脚配置

MODE 状态	控制方式
H	独立半桥模式
L	H 桥 PH/EN
Hi-Z	H 桥 PWM

逻辑控制方式真值表如表 2，表 3，表 4 所示。

表 2 PH/EN 控制模式 (MODE = L)

nSLEEP	PH	EN	GH1	GL1	OUT1	GH2	GL2	OUT2	AVDD/DVDD	电机状态
0	X	X	X	X	Hi-Z	X	X	Hi-Z	不工作	睡眠
1	X	0	0	1	L	0	1	L	工作	刹车
1	0	1	0	1	L	1	0	H	工作	反转
1	1	1	1	0	H	0	1	L	工作	正转

表 3 半桥控制模式 (MODE = H)

nSLEEP	IN1	IN2	GH1	GL1	OUT1	GH2	GL2	OUT2	AVDD/DVDD	工作状态
0	X	X	X	X	Hi-Z	X	X	Hi-Z	不工作	Sleep
1	X	0	X	X	X	0	1	L	工作	HB2 低侧开启
1	X	1	X	X	X	1	0	H	工作	HB2 高侧开启
1	0	X	0	1	L	X	X	X	工作	HB1 低侧开启
1	1	X	1	0	H	X	X	X	工作	HB1 高侧开启

表 4 PWM 控制模式 (MODE = Hi-Z)

nSLEEP	IN1	IN2	GH1	GL1	OUT1	GH2	GL2	OUT2	AVDD/DVDD	工作状态
0	X	X	X	X	Hi-Z	X	X	Hi-Z	不工作	睡眠
1	0	0	0	0	Hi-Z	0	0	Hi-Z	工作	滑行
1	1	0	1	0	H	0	1	L	工作	正转
1	0	1	0	1	L	1	0	H	工作	反转
1	1	1	0	1	L	0	1	L	工作	刹车

电流调节

通过电机绕组的最大电流可以通过关断时间固定的电流 PWM 斩波调节。当电机在正转或反转时，电机电流依赖于绕组直流电压和电感以一定的速率上升，当电流达到斩波阈值时，H 桥进入刹车模式(低侧慢衰减)，直到固定关断时间结束。采样过程中，SP 引脚上的电压会被屏蔽一段时间(t_{BLANK})，然后使能电流采样电路。

限流的最大值通过选择采样电阻和 VREF 引脚电压来设定，采样增益 A_V 可调，10, 20, 40, 80V/V。使用下面的公式计算斩波电流(I_{CHOP})。

$$I_{CHOP} = \frac{V_{VREF} - V_{IO} \times A_V}{A_V \times R_{SENSE}}$$

例如，采样电阻 50mΩ，VREF 电压 3.3V，采样比例 20V/V，偏置电压 V_{IO} 5mV，那么最大限流值 I_{CHOP} 为 3.2A。

采样放大器输出(SO)

TMI8721-Q1 的 SO 引脚的电压等于 SP 和 SN 引脚两端的电压乘以采样增益 A_V 。SO 电压仅在正向或反向驱动时有效。用下面的公式可以近似计算 H 桥的电流。

$$I = \frac{V_{SO} - V_{IO} \times A_V}{A_V \times R_{SENSE}}$$

当 SP 和 SN 电压为 0V 时，SO 引脚输出放大器的偏置电压乘以放大器增益 $V_{IO} \times A_V$ 。当 SP 和 SN 电压大于 0V 时，SO 引脚输出放大器偏置电压与感应电阻两端电压之和乘以放大器增益 $(V_{IO} + V_{RSENSE}) \times A_V$ 。

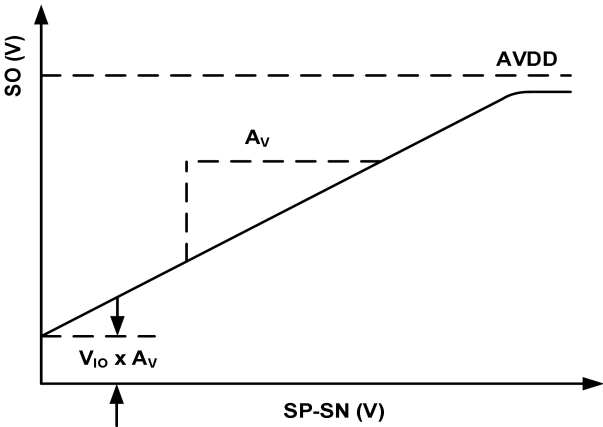


图 3 电流采样放大器输出

SO 引脚可以提供 5mA 的电流。如果引脚与地短路，或者引脚驱动更高电流的负载，则输出作为恒流源。在这种状态下，输出电压不能代表 H 桥电流。在制动模式器件，电流通过低侧 MOS 循环，没有电流通过采样电阻，所以输出电压不能表示 H 桥电流。

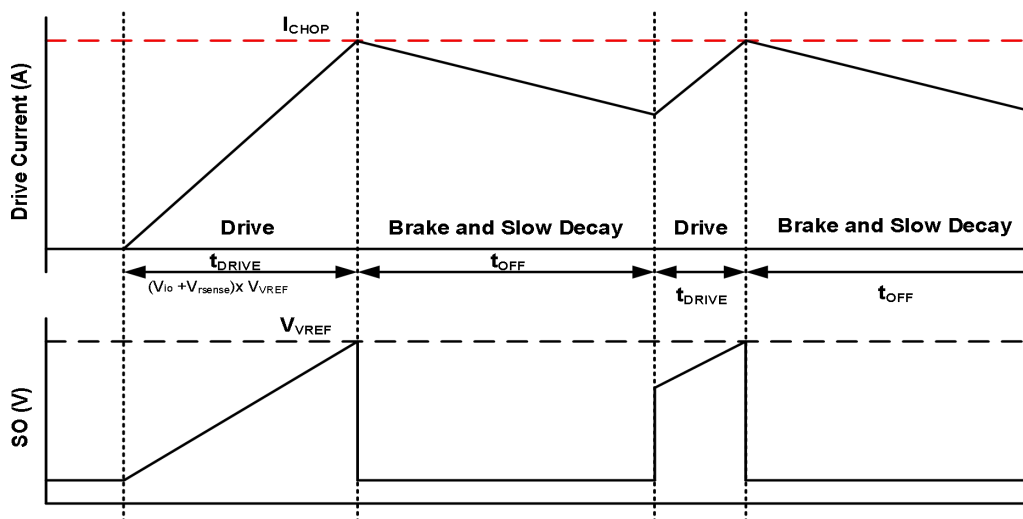


图 4 电流采样放大器和电流斩波工作状态

TMI8721-Q1 允许放大器在采样保持模式下工作，开启该模式需要通过 SPI 将 SH_EN 位置 1。在这种模式下，当驱动器处于制动模式时，放大器输出被禁用，处于 Hi-Z。

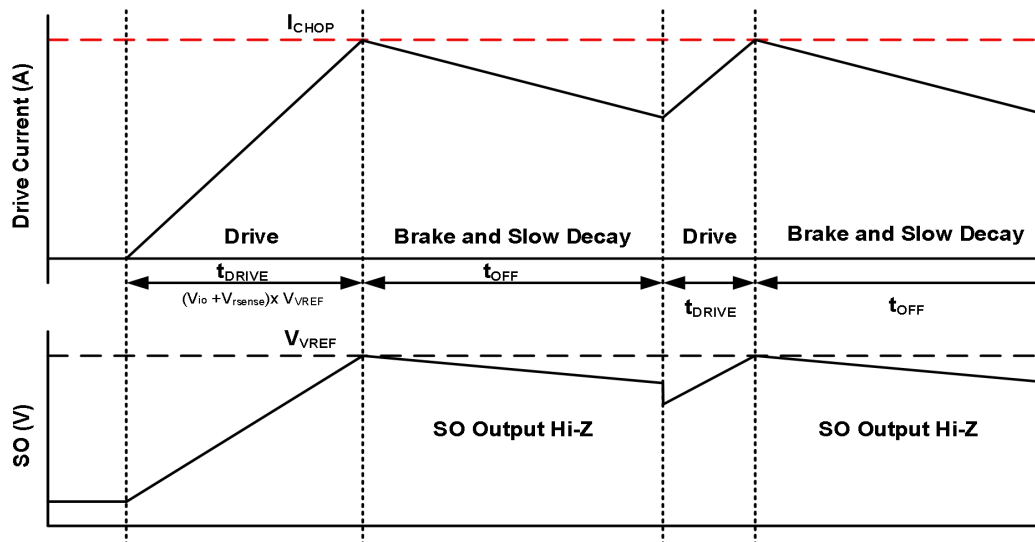


图 5 采样保持工作模式

栅驱动驱动结构

TMI8721-Q1 是单通道 H 桥栅极驱动器，图 6 显示了预驱动的框图。

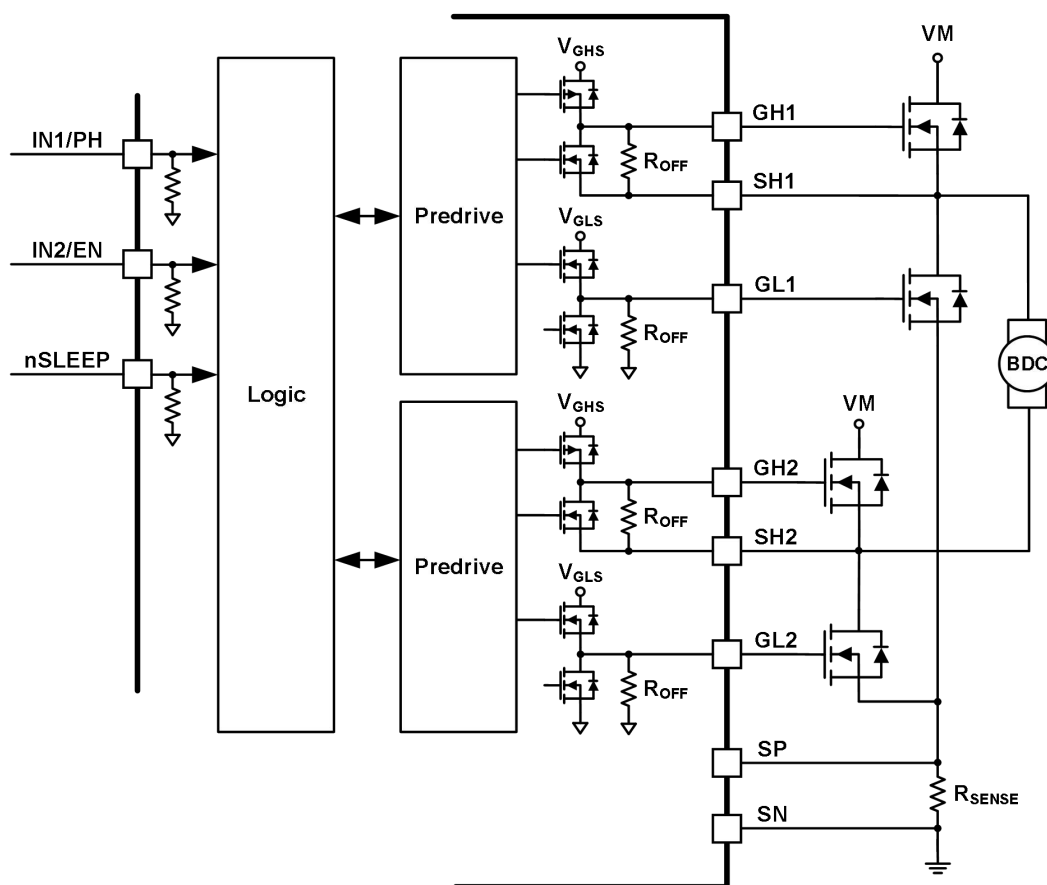


图 6 预驱动框图

TMI8721-Q1 器件内部的栅极驱动器直接驱动 N 沟道 MOSFET，进而驱动电机。高侧栅极驱动电压由电荷泵提供，而内部调节器产生低侧栅极驱动电压。

栅极驱动器的峰值驱动电流可通过 TMI8721-Q1 的 IDRIVE 寄存器进行配置。峰值 SOURCE 电流可以设置为电气参数中栅极驱动参数部分列出的值。SINK 电流的峰值大约是 SOURCE 电流峰值的两倍。调节峰值电流会改变输出压摆率，这也取决于 MOSFET 的输入电容和栅极电荷。

较高的开关频率会对 VM 和 GND 引脚造成额外的噪声。当体二极管因反向偏置电压瞬间导通时(类似于击穿)，由于低侧体二极管的反向恢复相对较慢，很可能产生这种额外的噪声。较低的开关频率会导致额外的功耗，因为外部 MOSFET 的导通和关断时间较长。

当改变输出状态时，施加较短时间(t_{DRIVE})的峰值电流(I_{DRIVE})，对栅极电容充电。在这段时间之后，用一个弱电流源(I_{HOLD})来保持栅极所需要的状态。当为给定的外部 MOSFET 选择栅极驱动电流时，所选电流必须足够大，以便在 t_{DRIVE} 期间对栅极完全充电或放电，否则会消耗过多的功率。

在高侧导通过程中，低侧栅极通过强下拉(I_{STRONG})被拉低。这个下拉防止低侧 MOSFET Q_{GS} 充电，并保持 MOSFET 关闭，即使输出端发生快速开关。

栅极驱动电路包括模拟电路中的死区时间，防止高侧和低侧 MOS 同时导通。

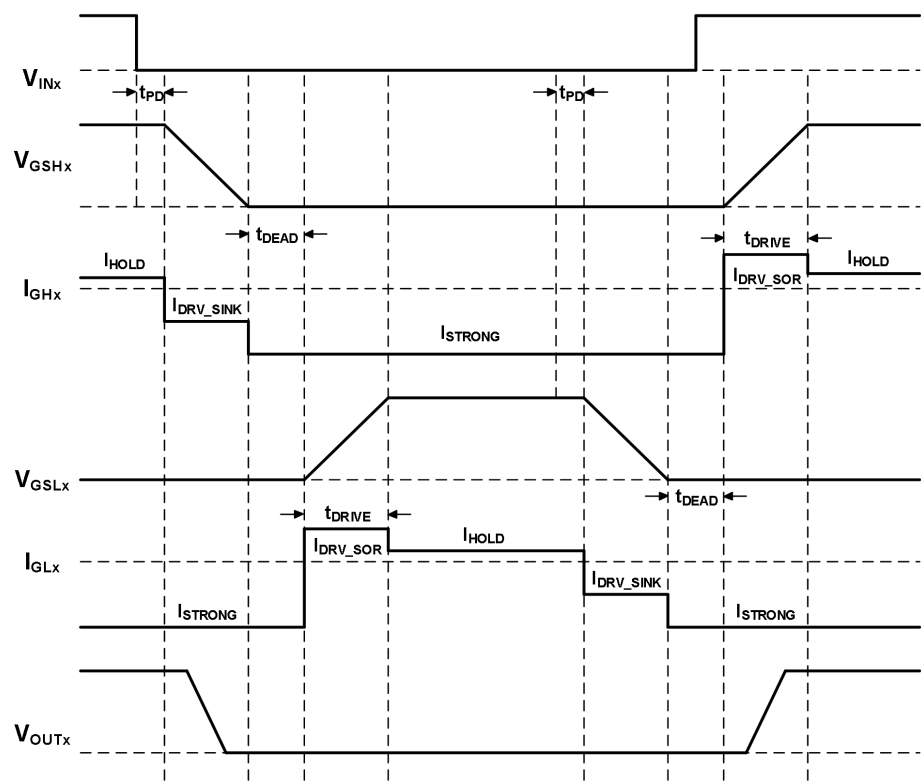


图 7 栅极驱动控制外部 MOS

过流保护

TMI8721-Q1 在工作时监测每个外部 MOSFET 的 VDS 电压。当 VDS 电压大于 VDS 阈值的时间超过 OCP 的抗尖峰时间(t_{OCP})后, 检测到 OCP 状态。检测到之后, H 桥中的所有 GATE 在 t_{retry} 持续时间内被禁用。之后, H 桥根据 INx 引脚的状态重新使能。如果过流故障仍然存在, 循环重复; 否则设备恢复正常运行。TMI8721-Q1 设备的 VDS 阈值电压可调。VDS 检测的框图如图 8 所示。

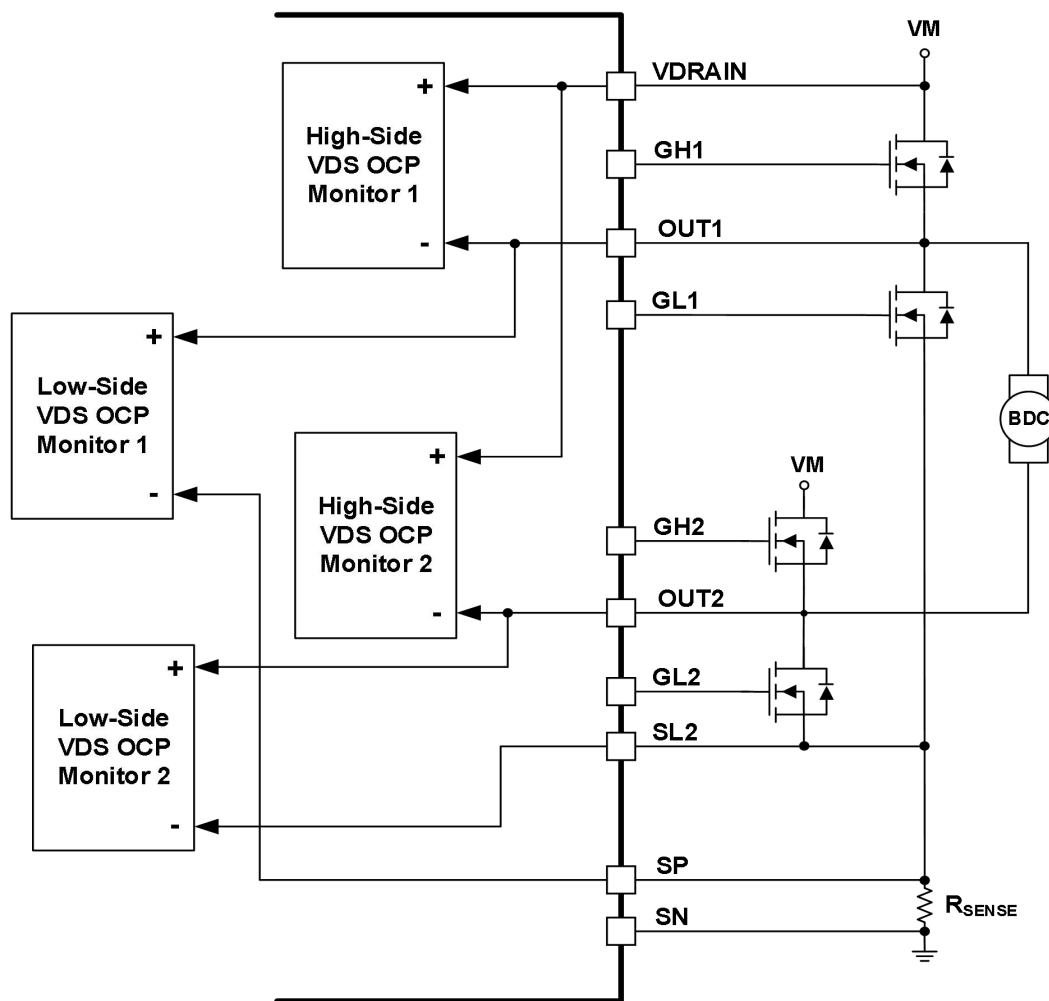


图 8 VDS 框图

VM 欠压保护

当 VM 电压小于 VM 欠压阈值(UVLO2)时, H 桥中所有 MOSFET 关断, 电荷泵关闭, nFAULT 拉低, VM_UVFL 位置 1。当 VM 电压高于欠压阈值(UVLO2)后, 操作恢复, nFAULT 拉高, VM_UVFL 保持, 直到写入 CLR_FLT。

即使输出驱动被禁用, TMI8721-Q1 设备上的 SPI 设置不会因此故障重置, 在 VM 电压低于数字模块欠压阈值(UVLO1)之前, SPI 保持设置和相应的内部活动。

数字模块欠压

当 VM 电压低于数字模块欠压阈值(UVLO1)时, 内部 SPI 复位, nFAULT 被拉低。

VCP 欠压保护

当 VCP 引脚上的电压低于电荷泵欠压阈值时, H 桥中的所有 MOS 禁用, nFAULT 被拉低, VCP_UVFL 位置 1。当 VCP 电压高于 CPUV 阈值后恢复工作状态。恢复后, nFAULT 拉高, VCP_UVFL 保持, 直到写入 CLR_FLT。

栅极故障保护(GDF)

TMI8721-Q1 通过监控 GHx 和 GLx 引脚检测栅极驱动器故障。如果外部 MOSFET 栅极电压在 tDRIVE 时间后没有增加或减少, 则检测到栅极故障。当 GHx 或 GLx 短接到 GND、OUTx 或 VM 引脚时, 也会出现该故障。此外, 当选定的驱动电流不足以打开外部 MOSFET 时, 也会发生栅极驱动器故障。故障发生后, 所有的 MOSFET 被禁用, nFAULT 被拉低, GDF 寄存器位置 1。经过 OCP 重启时间 tretry 之后, 驱动程序重新启用, nFAULT 恢复。GDF 位保持, 直到写入 CLR_FLT。

过温保护(TSD)

如果设备的温度超过过温关断的温度, 则 H 桥中所有 MOSFET 关断, 电荷泵关闭, AVDD 稳压器关闭, nFAULT 引脚拉低, 寄存器 OTSD 位置 1。当设备温度低于 TSD-THYS 温度后, 设备自动恢复。但 OTSD 保持置位, 直到写入 CLR_FLT。

看门狗(WDFLT)

TMI8721-Q1 设备支持 MCU 启用看门狗功能, 确保指示设备的外部控制器处于工作已知状态。通过 SPI 将 WD_EN 位置 1 启用看门狗功能(默认禁用), 开启看门狗后, 内部定时器根据 WD_DLY 位设置的时间间隔进行倒计时。寄存器地址 0x00 必须由 MCU 在 WD_DLY 位设置的时间间隔内读取, 以复位看门狗。如果定时器过期, 则使能 nWDFLT 引脚。当 nWDFLT 引脚使能时:

1. nWDFLT 引脚拉低 64us;
2. nFAULT 引脚被拉低;
3. 清除 WD_EN 位;
4. 驱动被禁用;

故障响应

故障条件下设备的响应如表 5 所示。

表 5 故障响应

FAULT	CONDITION	H-BRIDGE	CHARGE PUMP	AVDD	DVDD	RECOVERY
UVLO	$V_{VM} \leq V_{(UVLOx)}$	Disabled	Disabled	Disabled	Operating	$V_{VM} \geq V_{(UVLOx)}$
CPUV	$V_{VCP} \leq V_{(CP_UV)}$	Disabled	Operating	Operating	Operating	$V_{VCP} \geq V_{(CP_UV)}$
OCP	$V_{DS} \geq V_{DS(OCP)}$ $V_{SP} - V_{SN} > 1\text{ V}$	Disabled	Operating	Operating	Operating	$t_{(RETRY)}$
GDF	Gate voltage unchanged after $t_{(DRIVE)}$	Disabled	Operating	Operating	Operating	$t_{(RETRY)}$
WDFLT	Watchdog timer expires	Disabled	Operating	Operating	Operating	CLR_FLT bit
TSD	$T_J \geq T_{SD}$	Disabled	Disabled	Disabled	Operating	$T_J \leq T_{SD} - T_{hys}$

编程

SPI

TMI8721-Q1 通过 SPI 实现设备配置、运行参数设置、诊断信息读取等功能。

SPI 输入数据(SDI)字由 5bit 命令位, 3bit 无关位和 8bit 数据位组成。

SPI 输出数据(SDO)字由 8bit 无关位和 8bit 数据位组成。

对于写命令(W0=0), SDO 引脚反馈的值是当前正在被写入的寄存器中的数据。

对于读命令(W0=1), SDO 引脚反馈的值是当前正在读取的寄存器中的数据。

表 6 SDI 输入数据格式

R/W	ADDRESS					DON'T CARE			DATA							
	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
W0	A3	A2	A1	A0		X	X	X	D7	D6	D5	D4	D3	D2	D1	D0

表 7 SDO 输出数据格式

DON'T CARE								DATA							
b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
X	X	X	X	X	X	X	X	D7	D6	D5	D4	D3	D2	D1	D0

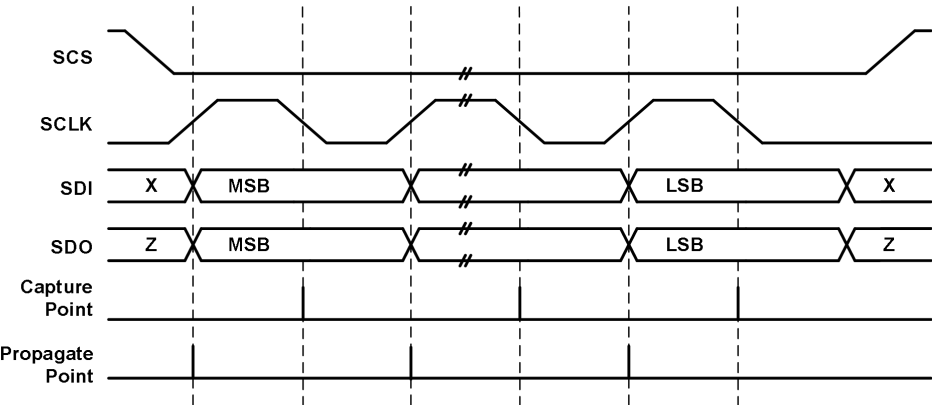


图 9 SPI 从机时序图

寄存器功能说明

表 8 寄存器概述

名称	地址	7	6	5	4	3	2	1	0
FAULT Status	0	FAULT	WDFLT	GDF	OCP	VM_UVFL	VCP_UVFL	OTSD	OTW
VDS and GDF	1	H2_GDF	L2_GDF	H1_GDF	L1_GDF	H2_VDS	L2_VDS	H1_VDS	L1_VDS
Main	2	RESERVED		LOCK			IN1/PH	IN2/EN	CLR_FLT
IDRIVE and WD	3	TDEAD		WD_EN	WD_DLY		IDRIVE		
VDS	4	SO_LIM	VDS			DIS_H2_VDS	DIS_L2_VDS	DIS_H1_VDS	DIS_L1_VDS
Config	5	TOFF		CHOP_IDS	VREF_SCL		SH_EN	GAIN_CS	

1. FAULT Status Register (address = 0x00h)

FAULT status is shown in Table 9 and described in Table 10.

Table 9. FAULT Status Register

b7	b6	b5	b4	b3	b2	b1	b0
FAULT	WDFLT	GDF	OCP	VM_UVFL	VCP_UVFL	OTSD	OTW

Table 10. FAULT Status Field Descriptions

Bit	Field	Type	Default	Description
7	FAULT	R	0	Logic OR of the FAULT status register excluding the OTW bit
6	WDFLT	R	0	Watchdog time-out fault
5	GDF	R	0	Indicates gate drive fault condition
4	OCP	R	0	Indicates VDS monitor overcurrent fault condition
3	VM_UVFL	R	0	Indicates VM undervoltage lockout fault condition
2	VCP_UVFL	R	0	Indicates charge-pump undervoltage fault condition
1	OTSD	R	0	Indicates overtemperature shutdown
0	OTW	R	0	Indicates overtemperature warning

2. VDS and GDF Status Register (address = 0x01h)

VDS and GDF status is shown in Table 11 and described in Table 12.

Table 11. VDS and GDF Status Register

b7	b6	b5	b4	b3	b2	b1	b0
H2_GDF	L2_GDF	H1_GDF	L1_GDF	H2_VDS	L2_VDS	H1_VDS	L1_VDS

Table 12. VDS and GDF Status Field Descriptions

Bit	Field	Type	Default	Description
7	H2_GDF	R	0	Indicates gate drive fault on the high-side FET of half-bridge 2
6	L2_GDF	R	0	Indicates gate drive fault on the low-side FET of half-bridge 2
5	H1_GDF	R	0	Indicates gate drive fault on the high-side FET of half-bridge 1
4	L1_GDF	R	0	Indicates gate drive fault on the low-side FET of half-bridge 1
3	H2_VDS	R	0	Indicates VDS monitor overcurrent fault on the high-side FET of half-bridge 2
2	L2_VDS	R	0	Indicates VDS monitor overcurrent fault on the low-side FET of half-bridge 2
1	H1_VDS	R	0	Indicates VDS monitor overcurrent fault on the high-side FET of half-bridge 1
0	L1_VDS	R	0	Indicates VDS monitor overcurrent fault on the low-side FET of half-bridge 1

3. Main Control Register (address = 0x02h)

Main control is shown in Table 13 and described in Table 14.

Table 13. Main Control Register

b7	b6	b5	b4	b3	b2	b1	b0
RESERVED		LOCK			IN1/PH	IN2/EN	CLR_FLT

Table 14. Main Control Field Descriptions

Bit	Field	Type	Default	Description
7-6	RESERVED	R/W	00	Reserved
5-3	LOCK	R/W	011	Write 110b to lock the settings by ignoring further register changes except to address 0x02h. Writing any sequence other than 110b has no effect when unlocked. Write 011b to this register to unlock all registers. Writing any sequence other than 011b has no effect when locked.
2	IN1/PH	R/W	0	This bit is ORed with the IN1/PH pin
1	IN2/EN	R/W	0	This bit is ORed with the IN2/EN pin
0	CLR_FLT	R/W	0	Write a 1 to this bit to clear the fault bits

4. IDRIVE and WD Control Register (address = 0x03h)

IDRIVE and WD control is shown in Table 15 and described in Table 16.

Table 15. IDRIVE and WD Control Register

b7	b6	b5	b4	b3	b2	b1	b0
RESERVED		LOCK			IN1/PH	IN2/EN	CLR_FLT

Table 16. IDRIVE and WD Control Field Descriptions

Bit	Field	Type	Default	Description
7-6	TDEAD	R/W	00	Dead time 00b = 120 ns 01b = 240 ns 10b = 480 ns 11b = 960 ns
5	WD_EN	R/W	0	Enables or disables the watchdog time (disabled by default)
4-3	WD_DLY	R/W	00	Watchdog timeout delay (if WD_EN = 1) 00b = 10 ms 01b = 20 ms 10b = 50 ms 11b = 100 ms
2-0	IDRIVE	R/W	111	Sets the peak source current and peak sink current of the gate drive. Table lists the bit settings.

Table 17. IDRIVE Bit Settings

Bit Value	Source Current		Sink Current	
	V _{VM} = 5.5 V	V _{VM} = 13.5 V	V _{VM} = 5.5 V	V _{VM} = 13.5 V
000	High-side: 10 mA Low-side: 10 mA	High-side: 10 mA Low-side: 10 mA	High-side: 20 mA Low-side: 20 mA	High-side: 20 mA Low-side: 20 mA
010	High-side: 20 mA Low-side: 20 mA	High-side: 20 mA Low-side: 20 mA	High-side: 40 mA Low-side: 40 mA	High-side: 40 mA Low-side: 40 mA
010	High-side: 50 mA Low-side: 40 mA	High-side: 50 mA Low-side: 45 mA	High-side: 90 mA Low-side: 85 mA	High-side: 95 mA Low-side: 95 mA
011	High-side: 70 mA Low-side: 55 mA	High-side: 70 mA Low-side: 60 mA	High-side: 120 mA Low-side: 115 mA	High-side: 130 mA Low-side: 125 mA
100	High-side: 100 mA Low-side: 75 mA	High-side: 105 mA Low-side: 90 mA	High-side: 170 mA Low-side: 160 mA	High-side: 185 mA Low-side: 180 mA
101	High-side: 145 mA Low-side: 115 mA	High-side: 155 mA Low-side: 130 mA	High-side: 250 mA Low-side: 235 mA	High-side: 265 mA Low-side: 260 mA
110	High-side: 190 mA Low-side: 145 mA	High-side: 210 mA Low-side: 180 mA	High-side: 330 mA Low-side: 300 mA	High-side: 350 mA Low-side: 350 mA
111	High-side: 240 mA Low-side: 190 mA	High-side: 260 mA Low-side: 225 mA	High-side: 420 mA Low-side: 360 mA	High-side: 440 mA Low-side: 430 mA

5. VDS Control Register (address = 0x04h)

VDS control is shown in Table 18 and described in Table 19.

Table 18. VDS Control Register

b7	b6	b5	b4	b3	b2	b1	b0
SO_LIM	VDS			DIS_H2_VDS	DIS_L2_VDS	DIS_H1_VDS	DIS_L1_VDS

Table 19. VDS Control Field Descriptions

Bit	Field	Type	Default	Description
7	SO_LIM	R/W	0	0b = Default operation 1b = SO output is voltage-limited to 3.6 V
6-4	VDS	R/W	111	Sets the VDS(OCF) monitor for each FET 000b = 0.06 V 001b = 0.145 V 010b = 0.17 V 011b = 0.2 V 100b = 0.12 V 101b = 0.24 V 110b = 0.48 V 111b = 0.96 V
3	DIS_H2_VDS	R/W	0	Disables the VDS monitor on the high-side FET of half-bridge 2 (enabled by default)
2	DIS_L2_VDS	R/W	0	Disables the VDS monitor on the low-side FET of half-bridge 2 (enabled by default)
1	DIS_H1_VDS	R/W	0	Disables the VDS monitor on the high-side FET of half-bridge 1 (enabled by default)
0	DIS_L1_VDS	R/W	0	Disables the VDS monitor on the low-side FET of half-bridge 1 (enabled by default)

6. Config Control Register (address = 0x05h)

Config control is shown in Table 20 and described in Table 21.

Table 20. Config Control Register

b7	b6	b5	b4	b3	b2	b1	b0
TOFF		CHOP_IDS	VREF_SCL		SH_EN	GAIN_CS	

Table 21. Config Control Field Descriptions

Bit	Field	Type	Default	Description
7-6	TOFF	R/W	00	Off time for PWM current chopping 00b = 25 μ s 01b = 50 μ s 10b = 100 μ s 11b = 200 μ s
5	CHOP_IDS	R/W	0	Disables current regulation (enabled by default)
4-3	VREF_SCL	R/W	00	Scale factor for the VREF input 00b = 100% 01b = 75% 10b = 50% 11b = 25%
2	SH_EN	R/W	0	Enables sample and hold operation of the shunt amplifier (disabled by default)
1-0	GAIN_CS	R/W	01	Shunt amplifier gain setting 00b = 10 V/V 01b = 19.8 V/V 10b = 39.4 V/V 11b = 78 V/V

应用原理图

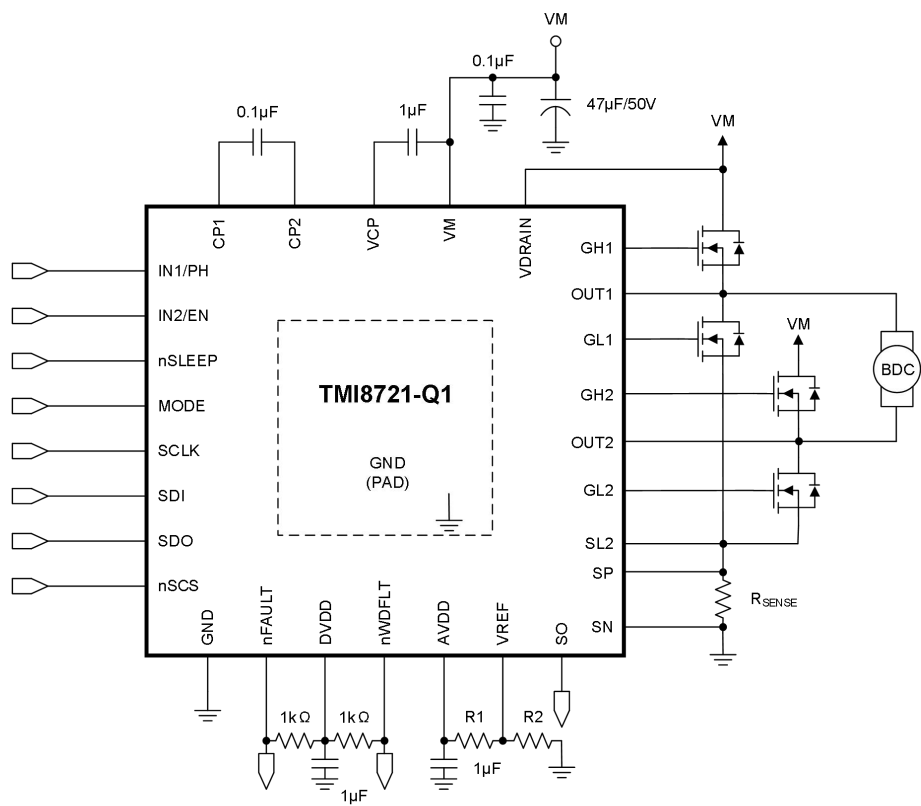


图 10 TMI8721-Q1 应用原理图

框图

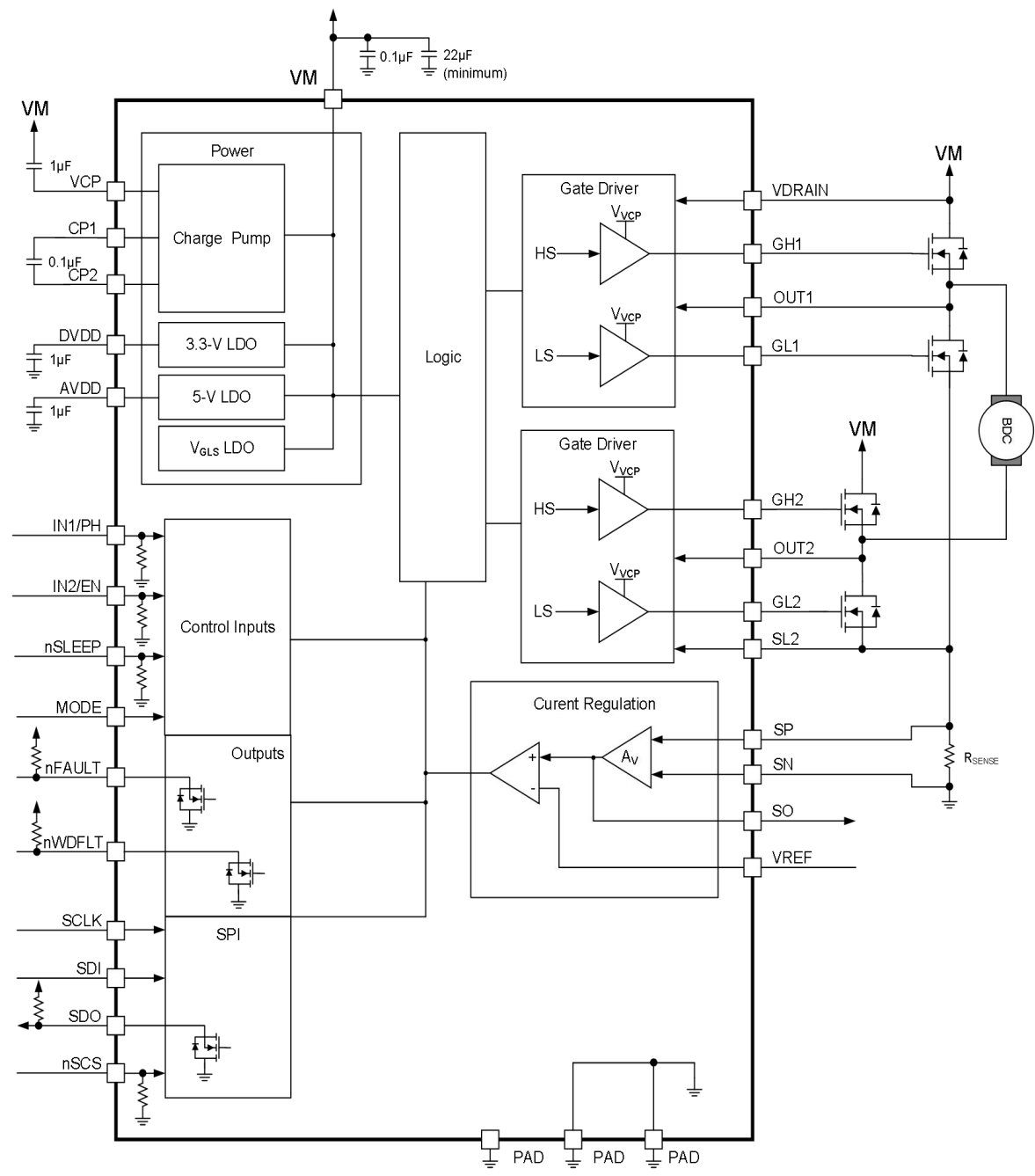
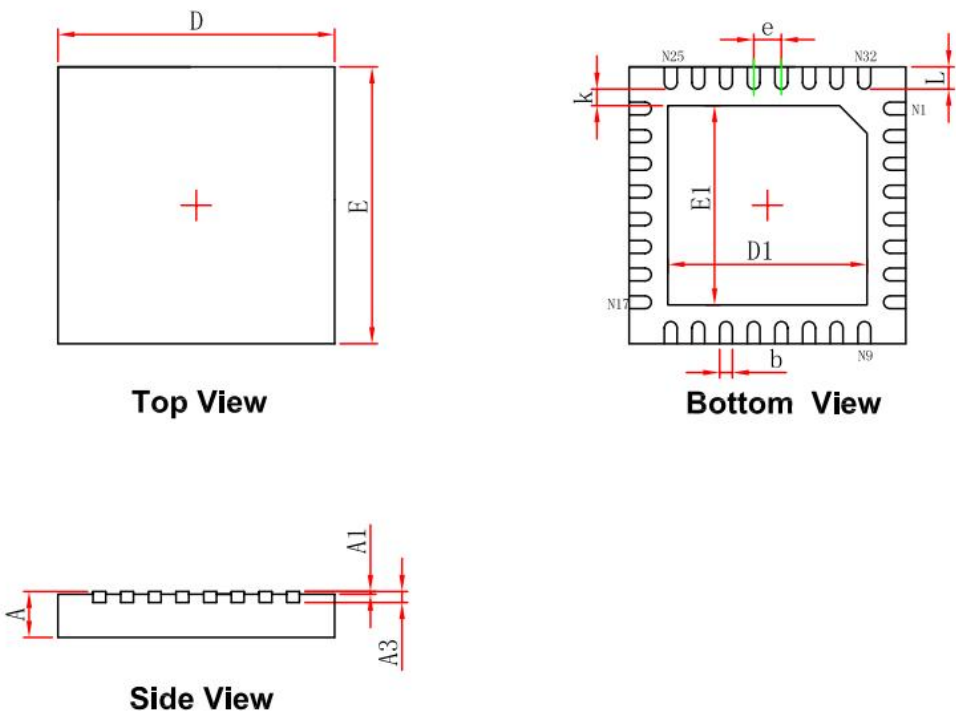


图 11 TMI8721-Q1 框图

封装信息

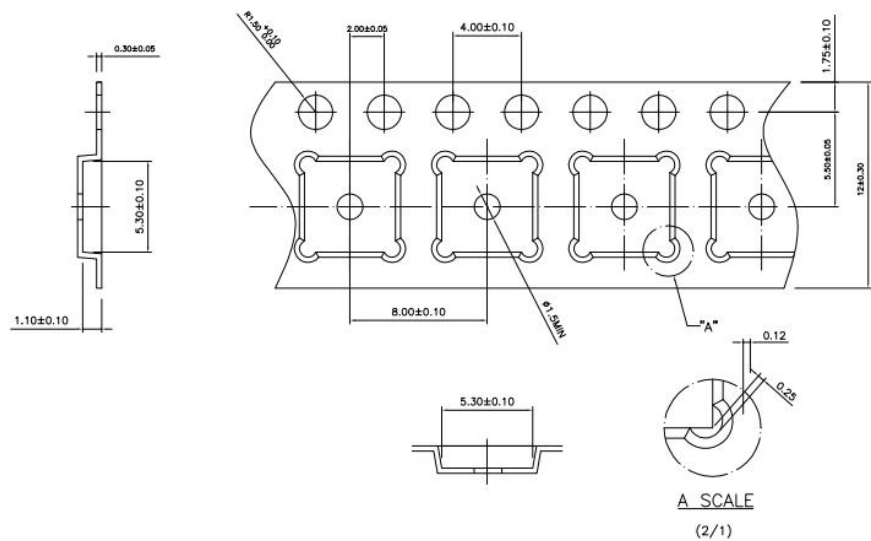
QFN5x5-32



Symbol	Dimensions In Millimeters		Symbol	Dimensions In Millimeters	
	Min	Max		Min	Max
A	0.700	0.800	E1	3.300	3.500
A1	0.000	0.050	k	0.200MIN	
A3	0.203REF		e	0.500TYP	
D	4.924	5.076	b	0.200	0.300
E	4.924	5.076	L	0.324	0.476
D1	3.300	3.500			

包装尺寸

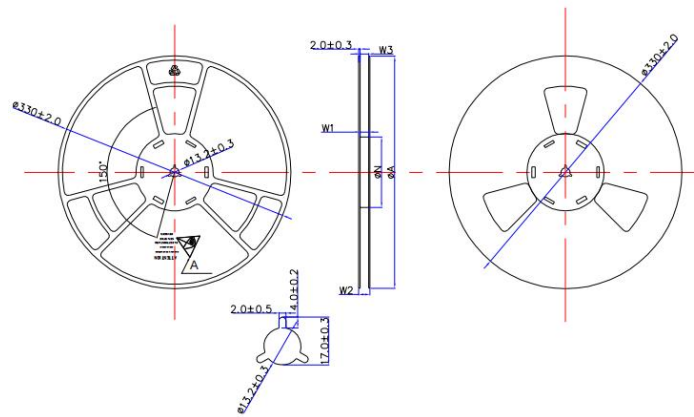
编带尺寸: QFN5x5-32



Unit: mm

Symbol	Dimensions	Symbol	Dimensions	Symbol	Dimensions	Symbol	Dimensions
A0	6.70±0.10	θ	5° TYP	E	1.75±0.10	D1	1.55MIN
B0	10.05±0.10	t	0.30±0.05	F	7.50±0.10	P0	0.30±0.10
K0	1.50±0.10	W	16.00±0.30	P2	2.00±0.10	10P0	40.00±0.20
K1	1.35±0.10	P	8.00±0.10	D	1.50±0.10		

卷盘尺寸: QFN5x5-32



Unit: mm

Ø A	Ø N	W1(+2/0)	W2(Max)	W2(Max)
330±2.0	100±1.0	12.4	18.4	11.9/15.4

注释:

- 1) 所有尺寸均以毫米为单位。
- 2) 每卷单位数量为 5000。
- 3) MSL 级别为 3 级。

重要通知

本文档仅提供产品信息。 拓尔微电子股份有限公司保留对其产品进行更正、修改、增强、改进和其他更改以及随时停止任何产品的权利，恕不另行通知。

拓尔微电子股份有限公司不对除完全包含在产品中的电路之外的任何电路的使用负责。 不暗示任何电路专利许可。

拓尔微电子股份有限公司保留所有权利。

<http://www.toll-semi.com>